

(11)Publication number : 06-004046

(43)Date of publication of application : 14.01.1994

(51)Int.Cl.

G09G 3/36
G02F 1/133
G02F 1/133

(21)Application number : 04-162820

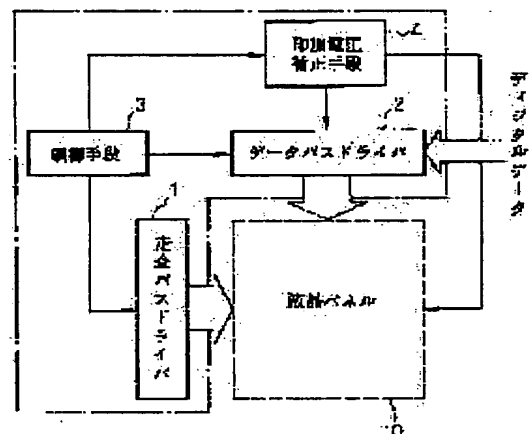
(71)Applicant : FUJITSU LTD

(22)Date of filing : 22.06.1992

(72)Inventor : ITOKAZU MASASHI
HOSHIYA TAKAYUKI
MURAKAMI HIROSHI**(54) DRIVING CIRCUIT FOR ACTIVE MATRIX TYPE LIQUID CRYSTAL PANEL****(57)Abstract:**

PURPOSE: To provide such a driving circuit which enables the observation of correct gradation displays over the entire surface of the panel.

CONSTITUTION: This driving circuit for the active matrix type liquid crystal panel has a scanning bus driver 1 for impressing scanning signals successively to the scanning bus line of the liquid crystal panel 10, a data bus driver 2 for applying the gradation voltages corresponding to digital input data expressing multiple gradations to the data bus line of the liquid crystal panel 10 and a control means 3 for supplying control signals. The differences between the common voltage to be applied to the common electrode of the liquid crystal panel 10 and the gradation voltages are applied to the respective liquid crystal cells. The above-mentioned driving circuit is so constituted as to have an applied voltage correcting means 4 for changing the voltages to be applied to the liquid crystal cells according to the positions of the scanning bus line.

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A drive circuit for active matrix type liquid crystal panels characterized by comprising

the following.

A scanning bus driver (1) which impresses a sequential scanning signal to a scan bus line of a liquid crystal panel (10).

A data bus driver (2) which impresses gradation voltage corresponding to digital input data which expresses multi-tone to a data bus line of said liquid crystal panel (10).

Said scanning bus driver (1) and said data bus driver (2) are equipped with a control means (3) which supplies a control signal. In a drive circuit for active matrix liquid crystal display panels where a difference of common voltage impressed to a common electrode of said liquid crystal panel (10) and said gradation voltage is impressed to inter-electrode [of each liquid crystal cell] one by one, An impressed-electromotive-force compensation means (4) to which voltage impressed to inter-electrode [of said liquid crystal cell] is changed according to a position of said scan bus line.

[Claim 2] A drive circuit for active matrix type liquid crystal panels which is the drive circuit for active matrix type liquid crystal panels according to claim 1, and is characterized by said impressed-electromotive-force compensation means (4) changing said gradation voltage according to a position of said scan bus line.

[Claim 3] A drive circuit for active matrix type liquid crystal panels which is the drive circuit for active matrix type liquid crystal panels according to claim 1, and is characterized by said impressed-electromotive-force compensation means (4) changing said common voltage according to a position of said scan bus line.

[Claim 4] A drive circuit for active matrix type liquid crystal panels which is provided with the following and characterized by changing both said gradation voltage and said common voltage according to a scanning position of said scan bus line.

A scanning position calculating means (55) in which it is the drive circuit for active matrix type liquid crystal panels according to claim 1, and said impressed-electromotive-force compensation means (4) computes a scanning position of said scan bus line.

A gradation voltage outputting part (56) which outputs amendment gradation voltage which amended said gradation voltage according to a scanning position which said scanning position calculating means (55) computed.

A common voltage outputting part (57) which outputs amendment common voltage which amended said common voltage according to a scanning position which said scanning position calculating means (55) computed.

[Claim 5] The drive circuit for active matrix type liquid crystal panels according to claim 4 characterized by comprising the following.

A gradation voltage amendment data storage means (561) said gradation voltage outputting part (56) remembered said amendment gradation voltage of each gradation to be as digital data for every position of said scan bus line.

A gradation D/A conversion part (562) which changes into an analog signal amendment gradation voltage of a digital signal outputted from this gradation voltage amendment data storage means (561).

It has a gradation voltage output circuit (563) which makes small an output of this gradation D/A conversion part (562), and outputs output impedance for it to said data bus driver (2). A common voltage amendment data storage means (571) said common voltage outputting part (57) remembered said amendment common voltage to be as digital data for every position of said scan bus line.

A common D/A conversion part (572) which changes into an analog signal amendment common voltage of a digital signal outputted from this common voltage amendment data storage means (571). A common voltage output circuit (573) which makes small an output of this common D/A conversion part (572), and outputs output impedance for it to said common electrode.

[Claim 6] It is the drive circuit for active matrix type liquid crystal panels according to claim 5, Memorize said gradation voltage amendment data storage means (661), and only amendment

gradation voltage of a part of gradation said gradation voltage outputting part, A drive circuit for active matrix type liquid crystal panels provided with a resistance partial pressure part (664) as for which a resisted part presses amendment gradation voltage outputted from said gradation D/A conversion part (662) and which generates amendment gradation voltage of a whole floor tone.

[Claim 7]It is the drive circuit for active matrix type liquid crystal panels according to claim 5, Memorize said gradation voltage amendment data storage means (761), and only amendment gradation voltage of a higher rank half of a whole floor tone, or a lower half said gradation voltage outputting part, A drive circuit for active matrix type liquid crystal panels provided with pars inflexa (765) which reverses amendment gradation voltage outputted from said gradation D/A conversion part (762) to predetermined reference voltage, and generates amendment gradation voltage corresponding to another near gradation.

[Claim 8]The drive circuit for active matrix type liquid crystal panels according to claim 5 characterized by comprising the following.

Said gradation voltage amendment data storage means (861), A resistance partial pressure part (866) which only a part of amendment gradation voltage of a higher rank half of a whole floor tone or the lower halves is memorized, and, as for said gradation voltage outputting part, a resisted part presses amendment gradation voltage outputted from said gradation D/A converter (862), and generates half amendment gradation voltage.

Pars inflexa (867) which reverses an output of this resistance partial pressure part (866) to predetermined reference voltage, and generates amendment gradation voltage of a whole floor tone.

[Claim 9]The drive circuit for active matrix type liquid crystal panels according to claim 5 characterized by comprising the following.

Said gradation voltage amendment data storage means (961), Pars inflexa (968) which only a part of amendment gradation voltage of a higher rank half of a whole floor tone or the lower halves is memorized, and said gradation voltage outputting part reverses amendment gradation voltage outputted from said gradation D/A conversion part (962), and generates another end correction gradation voltage.

A resistance partial pressure part (969) as for which a resisted part presses amendment gradation voltage of both ends and which generates amendment gradation voltage of a whole floor tone.

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application]This invention supplies the video signal of multi-tone to the data bus line

of an active matrix type liquid crystal panel which has a thin film transistor (TFT) array via a data bus driver. It is related with the drive circuit for active matrix type liquid crystal panels which does not produce the difference of the display intensity resulting from a viewing angle changing especially with positions on a liquid crystal panel about the drive circuit for liquid crystal panels which drives a liquid crystal.

[0002]

[Description of the Prior Art] In order to perform a multi-gradation display with a liquid crystal panel, it carries out by impressing the voltage according to gradation to each liquid crystal cell. Conventionally, the thing as shown, for example in Drawing 16 is known as a drive circuit which used the digital data driver for the drive of the data line of the active-matrix-liquid-crystal panel which consists of this kind of TFT array. In Drawing 16, 1600 is a liquid crystal panel which is a candidate for a drive of a drive circuit, and while forms the liquid crystal panel 1600, and to a substrate. It is formed so that two or more scan bus line 1611 and two or more data bus lines 1612 may cross vertically, and corresponding to the crossing, TFT1614 and the display electrode 1615 of each liquid crystal cell are formed. The common electrode 1613 is formed in another substrate, by impressing voltage between the display electrode 1615 and the common electrode 1613, the state of a liquid crystal in the meantime changes, and a display changes. The gate of TFT1614 is connected to the scan bus line 1611, and source and a drain are connected to the data bus line 1612 and the display electrode 1615. When a scanning signal is impressed to the scan bus line 1611, TFT1614 is turned on, and the voltage of a data bus line is impressed to the display electrode 1615.

[0003] 1601 is a scanning bus driver and impresses a scanning signal to the above-mentioned scan bus line 1611. 1602 is a data bus driver and impresses the gradation voltage corresponding to the gradation displayed on the above-mentioned data bus line 1612. 1603 is a control section which generates a control signal, and generates the Horizontal Synchronizing signal (H_{sync}) corresponding to a scanning signal, a Vertical Synchronizing signal (V_{sync}), a clock signal, etc.

1604 is a common voltage outputting part and impresses common voltage to the common electrode 1613 formed in one substrate of the liquid crystal display panel 1600.

[0004] 1605 is a gradation voltage outputting part and generates the gradation voltage of the kind of the gradation stage impressed to the data bus line 1612, and same number. It is necessary to impress the voltage of reverse polarity to a liquid crystal by turns, and the gradation voltage outputting part 1605 generates the voltage of reverse polarity according to the polar signal from the control section 1603, and is outputted to the data bus driver 1602. 1607 is a personal computer, generates the multi-tone indicative data displayed with this liquid crystal display, and outputs it as a video signal and same analog signal. 1608 is the picture analog digital (A/D) converter 1608 which changes this analog signal into a digital signal, The latch part 1609 incorporates the digital signal from the picture A/D conversion part 1608 according to the clock signal from the control section 1603, and outputs it to the data bus driver 1602.

[0005] After the picture signal from the personal computer 1607 is changed into the digital data of a multi-bit in the picture A/D conversion part 1608, it is latched by the latch part 1609, and also is incorporated into the data bus driver 1602. In the latch circuitry for 1 horizontal line which it has in an inside, the data bus driver 1602 shifts the latch place of the image data inputted according to a clock signal, and if the image data for 1 horizontal line to display is completed, it will be held to another latch circuitry which it has in an inside. And according to the image data for every held data bus line, the gradation voltage from the gradation voltage outputting part 1605 is chosen, and it is impressed by each data bus line. A scanning signal is impressed to any of a scan bus line they are in this state, and the voltage of the data bus line corresponding to the liquid crystal cell belonging to that scan bus line is impressed.

[0006] The common voltage impressed to a common electrode may be [that it may change between predetermined binaries by turns for every field cycle called a common reversal method, and] constant. Drawing 17 makes an example the case of a no Moray white's liquid crystal panel, it is a figure for explaining this and the example of change of gradation voltage and common voltage in the liquid crystal display of drawing 16 is shown. (a) of drawing 17 shows the time of

common reversal, (b) of drawing 17 shows the time of common fixed, also in which, a solid line shows common voltage, a dashed line shows the gradation voltage of a black display, and the dashed dotted line shows the gradation voltage of the white display.

[0007] Since common voltage changes like a graphic display at the time of common reversal as shown in (a) of drawing 17, the common voltage outputting part of drawing 16 changes voltage for every field with the polar signal from the control section 1603. As shown in (b) of drawing 17, in a common fixed case, since it is connected to a ground, the common voltage outputting part 1604 does not usually need the common electrode 1613. However, when changing common voltage also by a common fixed method according to a scanning position with the application of this invention so that it may mention later, the common voltage outputting part 1604 is required.

[0008] use any -- although it might be changed for every field in the drive method aiming at the multi-tone drive of the field voltage becoming [irregular] method etc., when each gradation voltage impressed to a liquid crystal cell disregarded the polarity and it was seen in 1 field so that the composition shown in Drawing 16 might also show, it was constant. It can say that it is the same as that also of common voltage.

[0009]

[Problem(s) to be Solved by the Invention] It is known that a transmissivity characteristic will change with the angles (viewing angle) which look at a liquid crystal. As a method expressing the position and viewing angle on a liquid crystal panel, a method as shown in drawing 18 is used. The straight line which connects that position to the angle theta and the viewpoint 0 in which the straight line which connects that position and center C makes the position on the liquid crystal panel 1800 with the right horizon expresses this method with the vertical line of the liquid crystal panel 1800, and the angle phi to make. That is, the vertical position on a liquid crystal panel is expressed with $\theta_1 = 90$ degree and $\theta_2 = 270$ degree, respectively. The viewing angle phi at that time is expressed like a following formula by the distance L of the viewpoint 0 and a panel, and the distance L based on [of the position / C] panels as a graphic display.

[0010]

[Equation 1]

$$\phi = \tan^{-1} H / L$$

[0011] Drawing 19 is a figure showing the visual angle characteristic in a certain liquid crystal panel, and shows the characteristic to a perpendicular direction, and the characteristic in a vertical position in case the viewing angle phi is 30 degrees. Although the visual angle characteristic over the position of a longitudinal direction is also a problem, since influence is small compared with a sliding direction, it is aimed only at a sliding direction here. From drawing 19, in order to obtain the same display luminance, an upper part position is understood that big liquid crystal cell impressed electromotive force is required. For example, when the viewing angle phi of a vertical position looks at a liquid crystal panel from the position used as 30 degrees and the voltage of 2.5V is impressed, white will be displayed in an upper position, in a center, intermediate color will be displayed, and black will be displayed in a lower position.

[0012] The influence of the above visual angle characteristics can be prevented by enlarging the difference of impressed electromotive force by a white display and black display, if it is a monochrome binary display. However, when a gradation display was performed, impressed electromotive force needed to be changed gradually, and the problem that a right gradation display was unobservable all over a viewing area because of change of the display luminance resulting from the above visual angle characteristics had arisen.

[0013] This invention is made in view of the above-mentioned problem, and also when carrying out a multi-gradation display with an active matrix type liquid crystal panel, it aims at realization of the drive circuit which can observe a right gradation display by all the viewing areas.

[0014]

[Means for Solving the Problem] Drawing 1 is a principle lineblock diagram of a drive circuit for active matrix type liquid crystal panels of this invention. It is an active matrix type liquid crystal panel whose 10 is a candidate for a drive of a drive circuit of this invention in drawing 1. When a scanning signal is impressed to a scan bus line, a difference of common voltage impressed to a

common electrode and gradation voltage impressed to a data bus line is impressed to inter-electrode [of a liquid crystal cell belonging to the scan bus line]. 1 is a scanning bus driver and impresses a sequential scanning signal to a scan bus line of the liquid crystal panel 10. 2 is a data bus driver and impresses gradation voltage corresponding to digital input data which expresses multi-tone to a data bus line of the liquid crystal panel 10. 3 is a control means and supplies a control signal to the scanning bus driver 1, the data bus driver 2, and the impressed-electromotive-force compensation means 4.

[0015]Although a drive circuit of this invention is provided with the above-mentioned scanning bus driver 1, the data bus driver 2, and the control means 3, in order to attain for the above-mentioned purpose, it is provided with the impressed-electromotive-force compensation means 4. The impressed-electromotive-force compensation means 4 changes voltage impressed to inter-electrode [of a liquid crystal cell] according to a position of a scan bus line. The impressed-electromotive-force compensation means 4 changes voltage impressed to inter-electrode [of a liquid crystal cell] by changing gradation voltage, common voltage, or its both.

[0016]Drawing 5 is a figure showing composition of the impressed-electromotive-force compensation means 4 in case the impressed-electromotive-force compensation means 4 changes both gradation voltage and common voltage, and corresponds to claims 4 and 5. An impressed-electromotive-force compensation means is provided with the scanning position calculating means 55, the gradation voltage outputting part 56, and the common voltage outputting part 57 in the drive circuit according to claim 4. The gradation voltage outputting part 56 and the common voltage outputting part 57 are the portions shown with a dashed line in a figure. The scanning position calculating means 55 computes a scanning position where a scanning signal is impressed among scan bus lines. The gradation voltage outputting part 56 and the common voltage outputting part 57 output amendment common voltage which amended amendment gradation voltage which amended gradation voltage, respectively, and common voltage according to a scanning position which the scanning position calculating means 55 computed.

[0017]In drawing 5, a portion shown by the reference numbers 561-563, and 571-573 is a figure corresponding to claim 5 which shows the first mode of the gradation voltage outputting part 56 and the common voltage outputting part 57, respectively. The gradation voltage outputting part 56 is provided with the following like a graphic display.

The gradation voltage amendment data storage means 561 which memorized amendment gradation voltage of each gradation as digital data for every position of a scan bus line.

The gradation D/A conversion part 562 which changes amendment gradation voltage into an analog signal.

The gradation voltage output circuit 563 which outputs an output of the gradation D/A conversion part 562 to the data bus driver 2 of drawing 1.

And the common voltage outputting part 57 is provided with the following.

The common voltage amendment data storage means 571 which memorized amendment common voltage as digital data for every position of a scan bus line.

The common D/A conversion part 572 which changes amendment common voltage into an analog signal.

The common voltage output circuit 573 which outputs the output to a common electrode.

[0018]In the drive circuit according to claim 5, claims 6-9 are the modes for simplifying circuitry of a gradation voltage outputting part, and show drawing 9 each basic constitution from drawing 6. In the second basic constitution of a gradation voltage outputting part shown in drawing 6, the gradation voltage amendment data storage means 661 has memorized only amendment gradation voltage of a part of gradation. And a gradation voltage outputting part is provided with the resistance partial pressure part 664 between the gradation D/A conversion part 662 and the gradation voltage output circuit 663. As for this resistance partial pressure part 664, a resisted part presses amendment gradation voltage outputted from the gradation D/A conversion part 662, and it generates amendment gradation voltage of a whole floor tone.

[0019]In the third basic constitution of a gradation voltage outputting part shown in drawing 7,

the gradation voltage amendment data storage means 761 has memorized only amendment gradation voltage of a higher rank half of a whole floor tone, or a lower half. And a gradation voltage outputting part is provided with the pars inflexa 765 between the gradation D/A conversion part 762 and the gradation voltage output circuit 763. This pars inflexa 765 reverses polarity for amendment gradation voltage outputted from the gradation D/A conversion part 762 to suitable reference voltage, and generates amendment gradation voltage of a whole floor tone. [0020]In the fourth basic constitution of a gradation voltage outputting part shown in drawing 8, the gradation voltage amendment data storage means 861 has memorized only a part of amendment gradation voltage of a higher rank half of a whole floor tone, or the lower halves. And a gradation voltage outputting part is provided with the resistance partial pressure part 866 and the pars inflexa 867 between the gradation D/A conversion part 862 and the gradation voltage output circuit 863. As for this resistance partial pressure part 866, a resisted part presses amendment gradation voltage outputted from the gradation D/A conversion part 862, and it generates amendment gradation voltage of a higher rank half or a lower half. And the pars inflexa 867 reverses half amendment gradation voltage to a certain reference voltage, and generates amendment gradation voltage of a whole floor tone.

[0021]In the fifth basic constitution of a gradation voltage outputting part shown in drawing 9, the gradation voltage amendment data storage means 961 has memorized only a part of amendment gradation voltage of a higher rank half of a whole floor tone, or the lower halves. And a gradation voltage outputting part is provided with the pars inflexa 968 and the resistance partial pressure part 969 between the gradation D/A conversion part 962 and the gradation voltage output circuit 963. The pars inflexa 968 reverses amendment gradation voltage outputted from the gradation D/A conversion part 962 to a certain reference voltage, and although it is a part, it generates amendment gradation voltage of a whole floor tone range. As for the resistance partial pressure part 969, a resisted part presses this amendment gradation voltage, and it generates amendment gradation voltage of a whole floor tone.

[0022]

[Function]Although a liquid crystal panel has a visual angle characteristic, the graph of drawing 2 showed change of liquid crystal cell impressed electromotive force required in the position of a sliding direction to perform a predetermined black display, a halftone display, and a white display that a viewpoint is on the vertical line of the center of a liquid crystal panel. The horizontal axis of drawing 2 is a viewing angle corresponding to a vertical position, right-hand side is an upper part position, and left-hand side is a lower position. What is necessary is just to amend liquid crystal cell impressed electromotive force according to the graph of drawing 2 according to the vertical position of a screen, in order to perform a gradation display exact irrespective of change of a viewing angle.

[0023]Then, the impressed-electromotive-force compensation means 4 of drawing 1 amends the inter-electrode impressed electromotive force of a liquid crystal cell according to the scanning position of a scan bus line according to the graph of drawing 2. Thereby, observation of an exact gradation display is attained all over a liquid crystal panel. Change of the impressed electromotive force to a liquid crystal cell is realizable by changing the gradation voltage impressed to a data bus line, common voltage, or its both. Drawing 3 connects a common electrode to a ground, and shows change of the gradation voltage to a viewing angle when it presupposes that common voltage is always constant 0V. Although drawing 3 shows only change of the gradation voltage at the time of a black display, a white display, and also one kind of halftone display, the gradation voltage to other intermediate color is also the same. Therefore, the impressed-electromotive-force compensation means 4 changes gradation voltage for every position of a scan bus line according to the graph of drawing 3, and is amended.

[0024]Drawing 4 shows the example of change of correction voltage when amending both gradation voltage and common voltage. The impressed-electromotive-force compensation means 4 amends gradation voltage and common voltage according to the graph of drawing 4. In order to amend, it is necessary to memorize the amendment data for every position of the scan bus line of each gradation voltage and common voltage as shown in drawing 3 and drawing 4. In the impressed-electromotive-force compensation means according to claim 5 shown in drawing 5.

The amendment gradation voltage and amendment common voltage in each position of a scan bus line are used as digital data. It memorizes to the gradation voltage amendment data storage means 561 and the common voltage amendment data storage means 571, and amendment data is read according to the scanning position computed by the scanning position calculating means 55, and it is outputting, after changing into an analog signal.

[0025] However, if the amendment gradation voltage according to a scan bus line was memorized over the whole floor tone when there were many gradation stages, the data volume becomes huge and a mass memory is needed. Then, it is drawing 9 from drawing 6 that the mode of the gradation voltage outputting part which reduced the data volume of the amendment gradation voltage to memorize shows claims 6-9, and showed the basic constitution.

[0026] In the mode shown in claim 6, only a part of amendment gradation voltage is memorized, and after changing the read amendment gradation voltage into an analog signal, a resistance partial pressure generates a part not to memorize. In the mode shown in claim 7, only the amendment gradation voltage of the higher rank half or the lower half is memorized among whole floor tones, and about the part of the side which is not memorized, after changing the read amendment gradation voltage into an analog signal, it generates by being reversed to a certain reference voltage.

[0027] In the mode shown in claim 8 and claim 9, only a part of [further] amendment gradation voltage of the higher rank half of a whole floor tone or the lower halves is memorized. And in the mode of claim 8, after a resisted part's pressing first, it is reversed, and the amendment data of a whole floor tone is produced. In the mode of claim 9, a resisted part presses, after being conversely reversed. The impressed voltage value to the liquid crystal cell at the time of a white display and a black display changes with the positions of a scan bus line. however, in each position, since the stage of the impressed electromotive force equivalent to each gradation stage changes by the ratio of about 1 law, even if it is carried out like the mode of claims 6-9 and generates intermediate gradation voltage, a sufficiently good gradation display is possible for it.

[0028]

[Example] The drive circuit of the active matrix liquid crystal device explained in the following examples has the same composition as the composition shown in drawing 16.

The gradation voltage outputting part 1605 and the common voltage outputting part 1604 differ from the former.

Therefore, only this portion is explained in the following explanation.

[0029] Drawing 10 is a lineblock diagram of the example corresponding to the basic constitution of drawing 5.

The drive circuit which uses and carries out common inversion driving of the digital data bus driver of 8 gradation to the drive of the data bus line of an active matrix type liquid crystal panel is shown.

In drawing 10, 105 is a counter for scanning position calculation, reads a suitable initial value with a Vertical Synchronizing signal (V_{sync}), and operates considering a Horizontal Synchronizing signal (H_{sync}) as a clock signal. For example, if a liquid crystal panel is a panel of 640 dots x 480 lines, it is a counter of 9 bit outputs.

[0030] 1061 is a correction data storage part which comprises eight memories from 1061-0 to 1061-7, and correction voltage value V_0 to V_7 of the gradation corresponding to each memory is memorized for every scan bus line. By inputting the position data showing the scanning position from the counter 105 into an address, amendment gradation voltage V_0 to V_7 in the position is outputted. Therefore, if it is a panel of 640 dots x 480 lines, each memory of the correction data storage part 1061 is a memory of nine bit addresses.

[0031] 1062 is a digital to analog part which changes V_7 into an analog signal from each amendment gradation voltage V_0 outputted from the correction data storage part 1061, and comprises eight D/A converters. 1063 is an output circuit for outputting the analog signal outputted from the D/A conversion part 1062 to a data bus driver, and comprises eight partial output circuits. Each partial output circuit is the inversed amplification or the non-inversed

amplifying circuit of operation (OP) amplifier.

[0032] 1071 to 1073 is a portion which generates common voltage.

It has composition similar to a gradation voltage generation part.

That is, 1071 is a memory which memorizes common correction voltage V_c , and after the output is changed into an analog signal by D/A converter 1072, it is impressed to the common electrode of a liquid crystal panel via the output circuit 1073 by an op amplifier.

[0033] As mentioned above, according to the scanning position of a scan bus line, gradation voltage and common voltage change and it is impressed by a liquid crystal panel. In order to memorize the amendment gradation voltage of 8 gradation in the first example so that clearly also from drawing 10, eight 1061-7 is provided from the memory 1061-0 of nine bit addresses. However, it is not preferred spatially and in cost to have eight memories. Then, the example which decreased the number of memories is shown below.

[0034] Drawing 11 is a figure showing the composition of the second example that decreased the memory of the gradation voltage outputting part in the first example.

Only a gradation voltage outputting part is shown.

In the following examples, only a gradation voltage outputting part is shown similarly. As shown in drawing 11, in the second example, only the 1st, 8th voltage V_0 , and V_7 are remembered to be the memories 1161-0 to 1161-7 among the amendment gradation voltage of 8 gradation. The memory 1161-0 and the output of 1161-7 are changed into an analog signal by D/A converter 1162-0 and 1162-7, and are inputted into 1180-7 as the amplifying circuit 1180-0 by an op amplifier. The amplifying circuit 1180-0 and the output of 1180-7 are impressed to the both ends of the voltage divider 1164 which comprises resistance connected in series. Each resistance is set that the voltage divider 1164 will generate intermediate gradation voltage if the 1st and the 8th gradation voltage are impressed.

The gradation voltage of all 8 gradation is generated.

Thus, V_7 is outputted to a data bus driver via the output circuit 1163 from gradation voltage V_0 of the generated whole floor tone.

[0035] The composition of the third example is shown in drawing 12. Like a graphic display, amendment gradation voltage V_0 to V_3 of the gradation from the 1st to the 4th is memorized to the correction data storage part 1261 among whole floor tones in this example. And it inputs into the amplifier 1280, after changing into an analog signal in the D/A conversion part 1262. And by the pars inflexa 1265, the output of the amplifier 1280 is reversed to predetermined reference voltage, correction voltage V_4 to V_7 of the 5th to the 8th remaining gradation is generated, and it outputs from the output circuit 1263.

[0036] The example of noninverting and an inversed amplifier in the third example is indicated to be (a) of drawing 13 to (b). These are the usual non-inversed amplifiers and inversed amplifiers which used the op amplifier. In the non-inversed amplifier of (a), output voltage equal to input voltage is obtained. In the inversed amplifier of (b), the output reversed to this preset value is obtained by setting up the voltage level of the plus (+) input terminal of an op amplifier. It is used also in this noninverting example of others [inversed amplifier].

[0037] The composition of the fourth example is shown in drawing 14. Amendment gradation voltage V_0 and V_3 of the 1st and the 4th gradation are memorized to the correction data storage part 1461 here, and the output is changed into an analog signal in the D/A conversion part 1462. After amplifying the output by the amplifier 1480, a resisted part presses in the partial pressure part 1466, and the 2nd, 3rd amendment gradation voltage V_1 , and V_2 are generated. Thus, V_0 to generated V_3 is reversed by the pars inflexa 1467, after letting the amplifier 1481 pass, V_4 to V_7 is generated, and it outputs from the output circuit 1463.

[0038] The composition of the fifth example is shown in drawing 15. Only the amendment gradation voltage of the 1st gradation is memorized in the memory 1561 here, and the output is changed into an analog signal by D/A converter 1562. The analog signal is inputted into the non-inversed amplifier 1568-1 and the inversed amplifier 1568-2 after letting the non-inversed

amplifier 1580 pass, and V_0 and V_7 are generated. By impressing V_0 and V_7 to the both ends of the resistance partial pressure part 1569, V_1 to V_6 is generated and it outputs from the output circuit 1563.

[0039]If drawing 15 is compared with drawing 10, with the composition of drawing 10, as for the memory which memorizes amendment gradation voltage, it turns out that it is a part for a whole floor tone that one piece may be sufficient as long as it is the composition of drawing 15 although eight pieces were required.

[0040]

[Effect of the Invention]In the drive which used the digital data driver for the drive of the data bus line of an active matrix type liquid crystal panel according to this invention as explained above, The gradation voltage and common voltage which are impressed to a liquid crystal cell for every scan line are changed, The viewing angle range which can be amended spreads without raising pressure-proofing of a digital data driver with taking effect to solution of the fault that a luminance change is seen in the position in viewing areas, such as a visual angle characteristic, and adjusting common voltage. The device which reduces the memory shown in each example and a D/A converter reduces a comparatively expensive D/A converter, and low-pricing has an effect.

[0041]According to this invention, there is no luminance change by a visual angle characteristic, and a right gradation display is obtained by these things on the whole image display screen surface.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]It is a figure showing the principle composition of the drive circuit for active matrix type liquid crystal panels of this invention.

[Drawing 2]It is a figure showing the example of the liquid crystal cell impressed electromotive force for amending the luminance change by a viewing angle.

[Drawing 3]It is a figure showing the example of change of amendment gradation voltage when common voltage is considered as regularity (OV).

[Drawing 4]It is a figure showing the example of change of correction voltage when amending both gradation voltage and common voltage.

[Drawing 5]It is a figure showing the first basic constitution of the impressed-electromotive-force compensation means of this invention.

[Drawing 6]It is a figure showing the second basic constitution of a gradation voltage outputting part.

[Drawing 7]It is a figure showing the third basic constitution of a gradation voltage outputting part.

[Drawing 8]It is a figure showing the fourth basic constitution of a gradation voltage outputting part.

[Drawing 9]It is a figure showing the fifth basic constitution of a gradation voltage outputting part.

[Drawing 10]It is a figure showing the composition of the impressed-electromotive-force outputting part in the first example.

[Drawing 11]It is a figure showing the composition of the gradation voltage outputting part in the second example.

[Drawing 12]It is a figure showing the composition of the gradation voltage outputting part in the third example.

[Drawing 13]It is a figure showing the example of noninverting and the inversed amplifier in the third example.

[Drawing 14]It is a figure showing the composition of the gradation voltage outputting part in the fourth example.

[Drawing 15]It is a figure showing the composition of the gradation voltage outputting part in the fifth example.

[Drawing 16]It is a figure showing the composition of the conventional active matrix type liquid crystal display device.

[Drawing 17]It is a figure showing the example of the impressed electromotive force in the liquid crystal display of drawing 16.

[Drawing 18]It is a figure showing the position on a panel, and the mode of expression of a viewing angle.

[Drawing 19]It is a figure showing the example of the visual angle characteristic of a liquid crystal panel.

[Description of Notations]

1 -- Scanning bus driver

2 -- Data bus driver

3 -- Control means

4 -- Impressed-electromotive-force compensation means

10 -- Liquid crystal panel

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

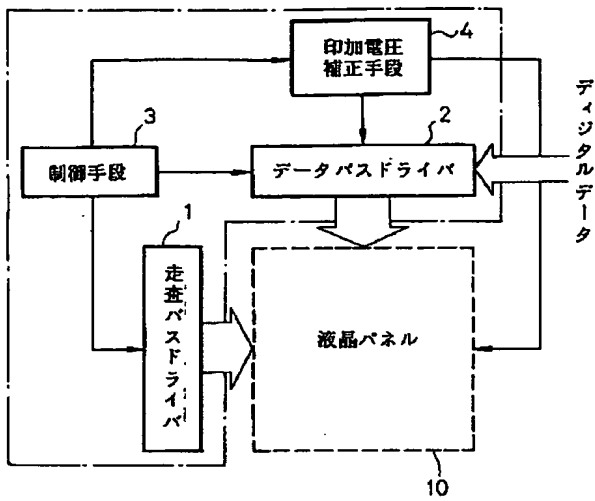
2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]

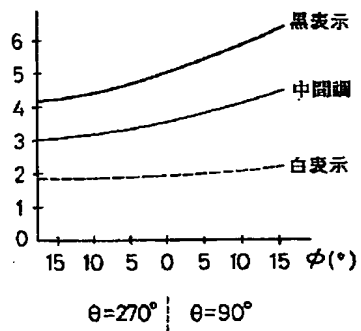
本発明の原理構成図



[Drawing 2]

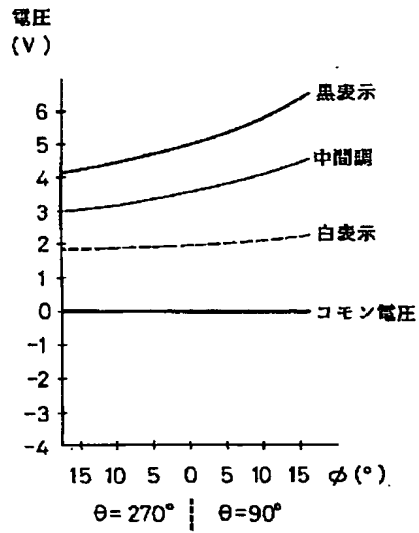
視角による輝度変化を補正するための
液晶セル印加電圧

液晶セル印加電圧
(V)



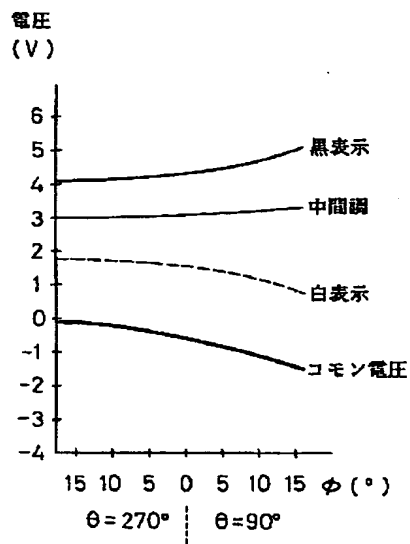
[Drawing 3]

コモン電圧を一定 (0 V) とした時の補正
階調電圧の変化



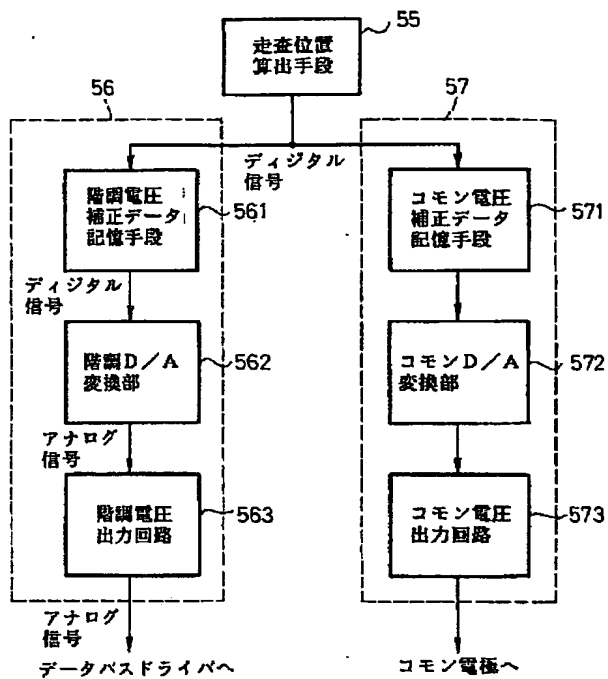
[Drawing 4]

階調電圧とコモン電圧の両方を補正する時の
補正電圧の変化例



[Drawing 5]

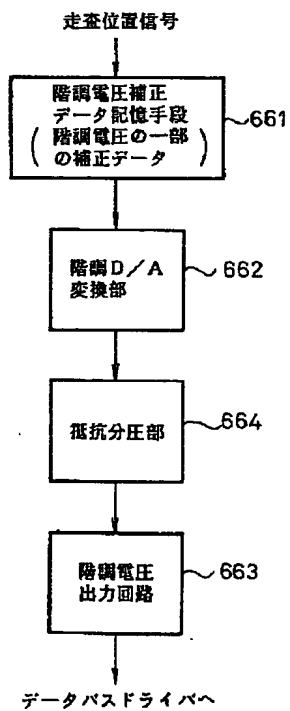
本発明の印加電圧補正手段の第一の基本構成



56…階調電圧出力部
57…コモン電圧出力部

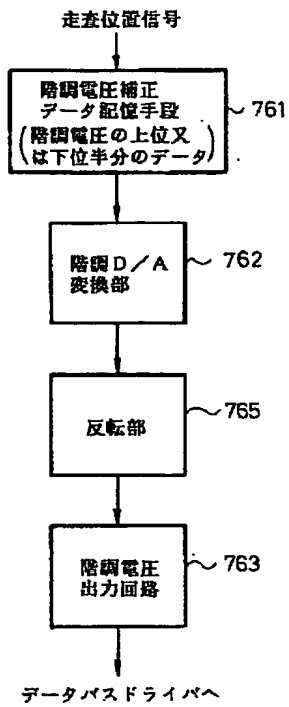
[Drawing 6]

階調電圧出力部の第二の基本構成



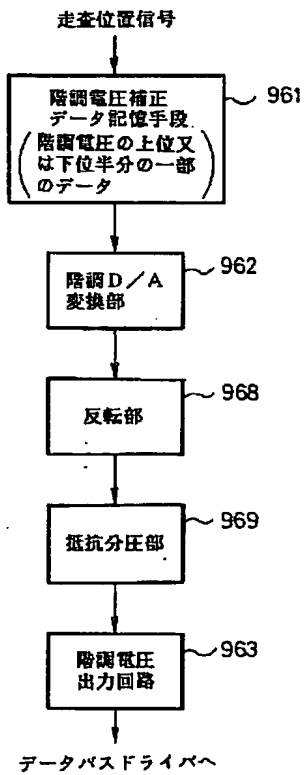
[Drawing 7]

階調電圧出力部の第三の基本構成



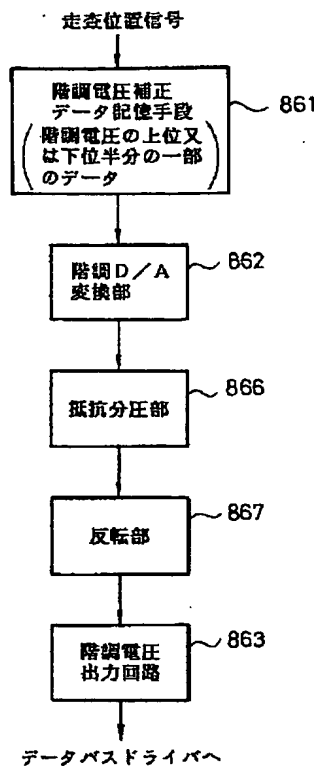
[Drawing 9]

階調電圧出力部の第五の基本構成



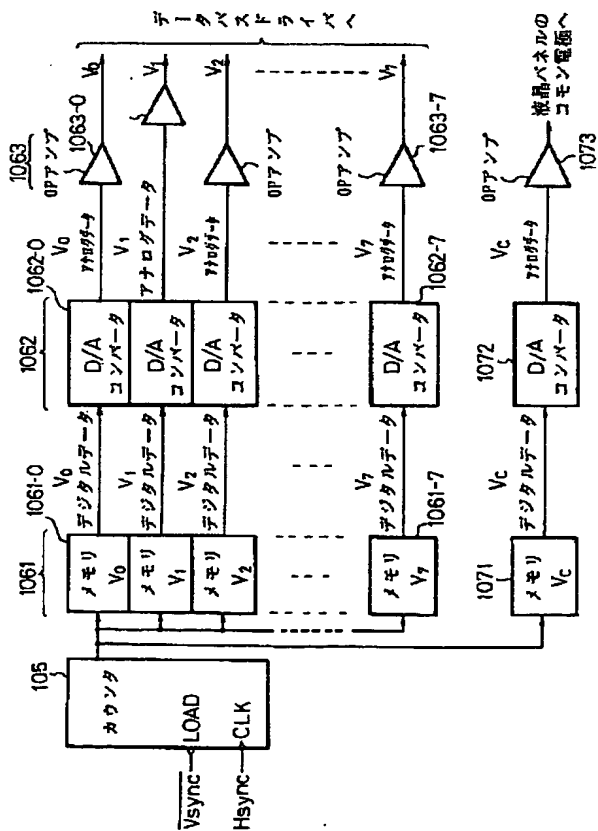
[Drawing 8]

階調電圧出力部の第四の基本構成



[Drawing 10]

第1実施例における印加電圧出力部の構成

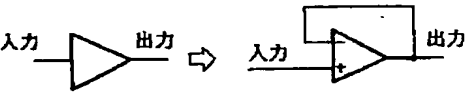


[Drawing 13]

第三実施例における非反転・反転増幅器の例

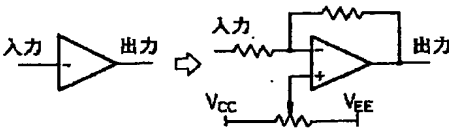
(a)

非反転



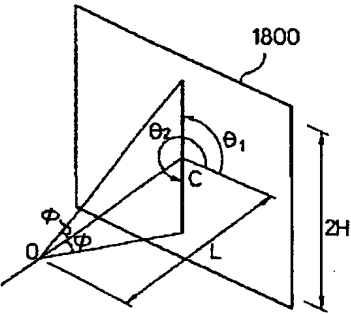
(b)

反転



[Drawing 18]

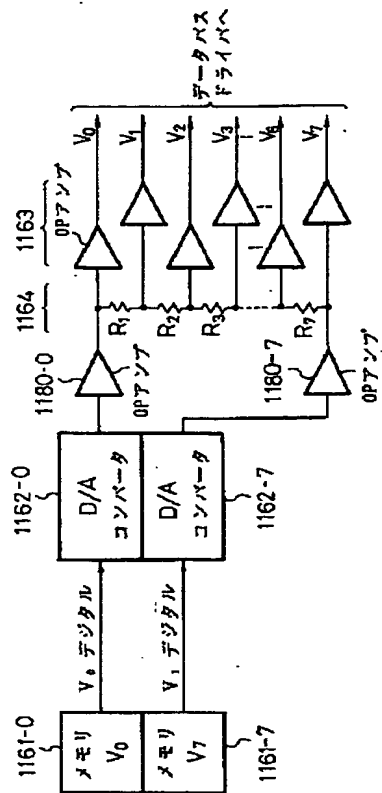
パネル上の位置と視角の表現方法



$$\phi = \tan^{-1} H/L$$

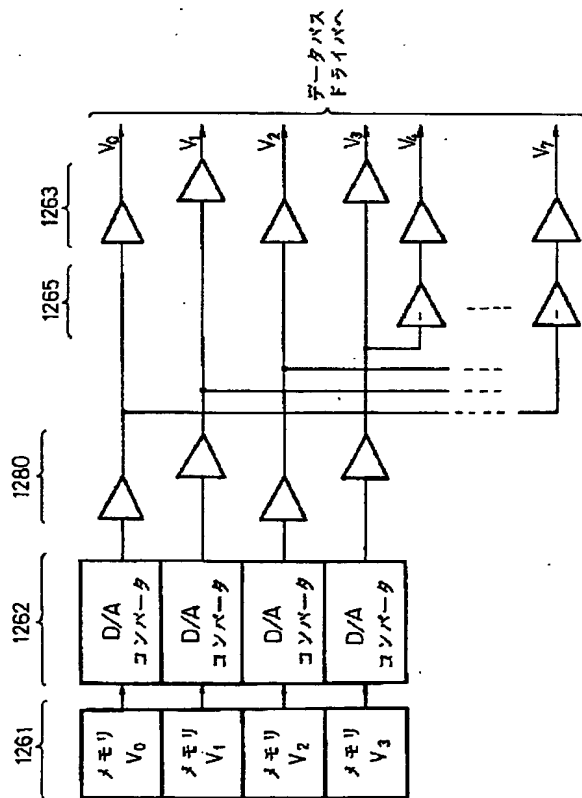
[Drawing 11]

第二実施例における階調電圧出力部の構成



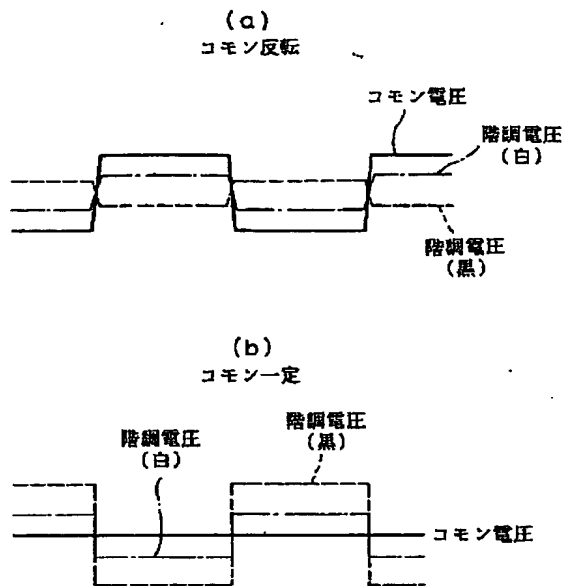
[Drawing 12]

第三実施例における階調電圧出力部の構成



[Drawing 17]

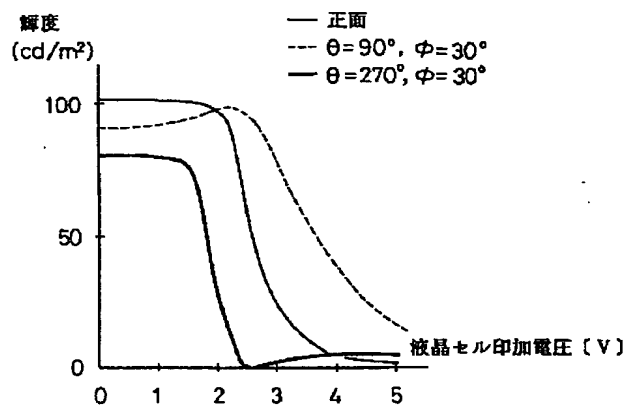
図16の液晶表示装置における印加電圧の例



※ノーマリーホワイトの液晶表示パネル

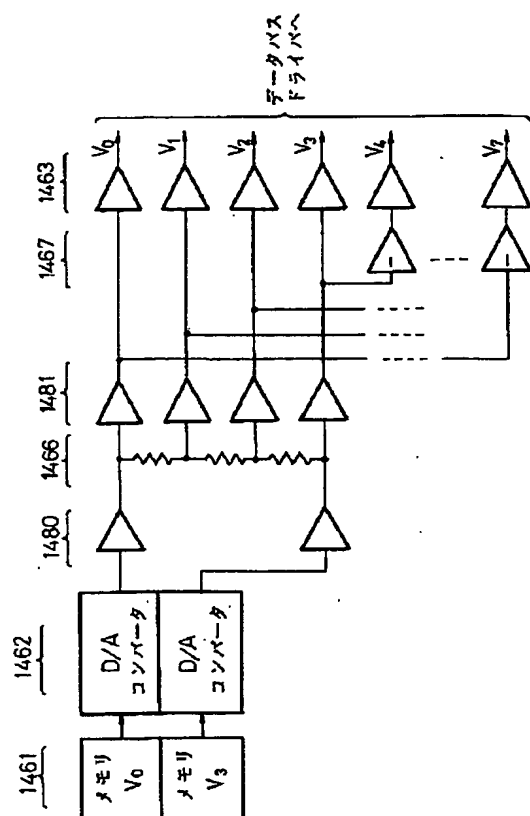
[Drawing 19]

液晶パネルの視角特性



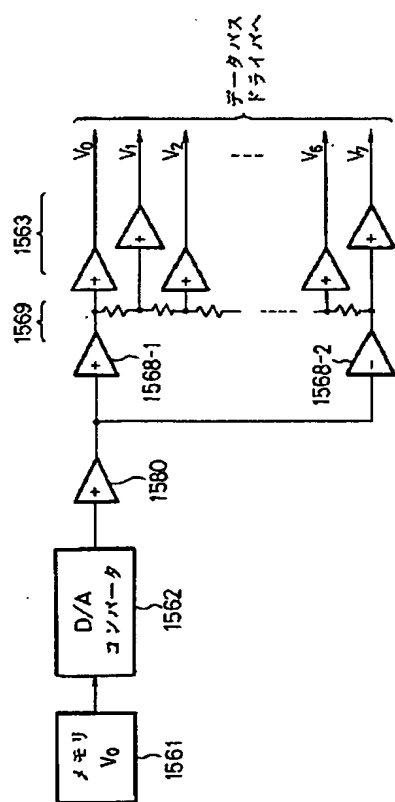
[Drawing 14]

第四実施例における階調電圧出力部の構成

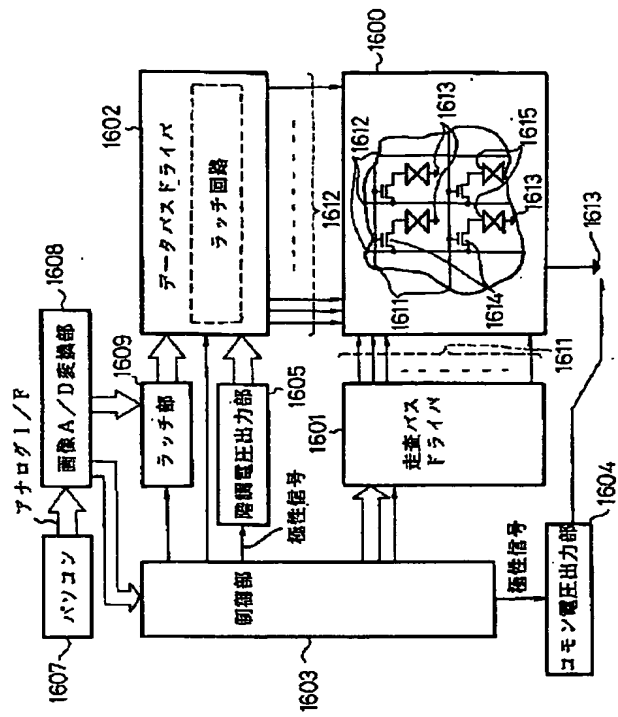


[Drawing 15]

第五実施例における階調電圧出力部の構成



従来のアクティブマトリクス液晶表示装置の構成



[Translation done.]

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-4046

(43)公開日 平成6年(1994)1月14日

| (51)Int.Cl. ⁵ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|--------------------------|-------|---------|-----|--------|
| G 0 9 G 3/36 | | 7319-5G | | |
| G 0 2 F 1/133 | 5 5 0 | 9226-2K | | |
| | 5 7 5 | 9226-2K | | |

審査請求 未請求 請求項の数9(全12頁)

(21)出願番号 特願平4-162820

(22)出願日 平成4年(1992)6月22日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 糸数 昌史

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 星屋 隆之

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 村上 浩

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 青木 朗 (外3名)

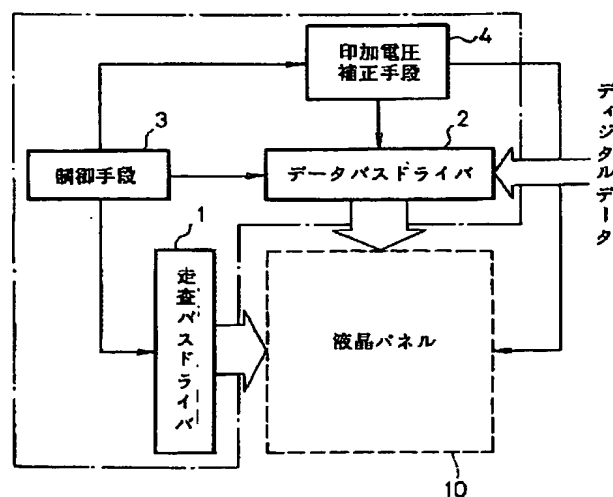
(54)【発明の名称】 アクティブマトリクス型液晶パネル用駆動回路

(57)【要約】

【目的】 本発明はアクティブマトリクス型液晶パネル用駆動回路に関し、パネル全面で正しい階調表示が観察できるような駆動回路の実現を目的とする。

【構成】 液晶パネル10の走査バスラインに順次走査信号を印加する走査バスドライバ1と、液晶パネル10のデータバスラインに多階調を表わすデジタル入力データに対応した階調電圧を印加するデータバスドライバ2と、制御信号を供給する制御手段3とを備え、液晶パネル10のコモン電極に印加されるコモン電圧と階調電圧との差が各液晶セルに印加されるアクティブマトリクス型液晶パネル用駆動回路において、液晶セルに印加される電圧を走査バスラインの位置に応じて変化させる印加電圧補正手段4を備えるように構成する。

本発明の原理構成図



【特許請求の範囲】

【請求項 1】 液晶パネル（10）の走査バスラインに順次走査信号を印加する走査バスドライバ（1）と、前記液晶パネル（10）のデータバスラインに多階調を表わすデジタル入力データに対応した階調電圧を印加するデータバスドライバ（2）と、

前記走査バスドライバ（1）及び前記データバスドライバ（2）に制御信号を供給する制御手段（3）とを備え、前記液晶パネル（10）のコモン電極に印加されるコモン電圧と前記階調電圧との差が順次各液晶セルの電極間に印加されるアクティブマトリクス型液晶表示パネル用駆動回路において、

前記液晶セルの電極間に印加される電圧を、前記走査バスラインの位置に応じて変化させる印加電圧補正手段（4）を備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 2】 請求項 1 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記印加電圧補正手段（4）は、前記階調電圧を前記走査バスラインの位置に応じて変化させることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 3】 請求項 1 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記印加電圧補正手段（4）は、前記コモン電圧を前記走査バスラインの位置に応じて変化させることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 4】 請求項 1 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記印加電圧補正手段（4）は、

前記走査バスラインの走査位置を算出する走査位置算出手段（55）と、

前記走査位置算出手段（55）の算出した走査位置に応じて、前記階調電圧を補正した補正階調電圧を出力する階調電圧出力部（56）と、

前記走査位置算出手段（55）の算出した走査位置に応じて、前記コモン電圧を補正した補正コモン電圧を出力するコモン電圧出力部（57）とを備え、前記走査バスラインの走査位置に応じて前記階調電圧と前記コモン電圧の両方を変化させることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 5】 請求項 4 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、

前記階調電圧出力部（56）は、各階調の前記補正階調電圧を前記走査バスラインの位置毎にデジタルデータとして記憶した階調電圧補正データ記憶手段（561）と、該階調電圧補正データ記憶手段（561）から出力されたデジタル信号の補正階調電圧をアナログ信号に変換する階調 D/A 変換部（562）と、該階調 D/A 変換部（562）の出力を前記データバスドライバ（2）に出力インピーダンスを小さくして出力する階調電圧出

力回路（563）とを備え、

前記コモン電圧出力部（57）は、前記補正コモン電圧を前記走査バスラインの位置毎にデジタルデータとして記憶したコモン電圧補正データ記憶手段（571）

と、該コモン電圧補正データ記憶手段（571）から出力されたデジタル信号の補正コモン電圧をアナログ信号に変換するコモン D/A 変換部（572）と、該コモン D/A 変換部（572）の出力を前記コモン電極に出力インピーダンスを小さくして出力するコモン電圧出力回路（573）とを備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 6】 請求項 5 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記階調電圧補正データ記憶手段（661）は一部の階調の補正階調電圧のみを記憶し、前記階調電圧出力部は、前記階調 D/A 変換部（662）から出力された補正階調電圧を抵抗分圧して全階調の補正階調電圧を生成する抵抗分圧部（664）を備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 7】 請求項 5 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記階調電圧補正データ記憶手段（761）は全階調の上位半分又は下位半分の補正階調電圧のみを記憶し、前記階調電圧出力部は、前記階調 D/A 変換部（762）から出力された補正階調電圧を所定の基準電圧に対して反転してもう一方の側の階調に対応する補正階調電圧を生成する反転部（765）を備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 8】 請求項 5 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記階調電圧補正データ記憶手段（861）は、全階調の上位半分又は下位半分のうちの一部の補正階調電圧のみを記憶し、前記階調電圧出力部は、前記階調 D/A 変換部（862）から出力された補正階調電圧を抵抗分圧して半分の補正階調電圧を生成する抵抗分圧部（866）と、該抵抗分圧部（866）の出力を所定の基準電圧に対して反転して全階調の補正階調電圧を生成する反転部（867）とを備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 9】 請求項 5 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記階調電圧補正データ記憶手段（961）は、全階調の上位半分又は下位半分のうちの一部の補正階調電圧のみを記憶し、前記階調電圧出力部は、前記階調 D/A 変換部（962）から出力された補正階調電圧を反転してもう一方の端の補正階調電圧を生成する反転部（968）と、両端の補正階調電圧を抵抗分圧して全階調の補正階調電圧を生成する抵抗分圧部（969）とを備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、薄膜トランジスタ（TFT）アレイを有するアクティブマトリクス型液晶パネルのデータバスラインにデータバスドライバを介して多階調の映像信号を供給し、液晶を駆動する液晶パネル用駆動回路に関し、特に液晶パネル上の位置によって視角が異なることに起因する表示強度の差を生じないアクティブマトリクス型液晶パネル用駆動回路に関する。

【0002】

【従来の技術】液晶パネルで多階調表示を行なうには、各液晶セルに階調に応じた電圧を印加することで行なう。従来、この種のTFTアレイからなるアクティブマトリクス液晶パネルのデータラインの駆動にデジタルデータドライバを用いた駆動回路として、例えば第16図に示すようなものが知られている。第16図において、1600は駆動回路の駆動対象である液晶パネルであり、液晶パネル1600を形成する一方の基板には、複数の走査バスライン1611と複数データバスライン1612とが垂直に交差するように形成され、その交差点に対応してTFT1614と各液晶セルの表示電極1615とが形成されている。もう一方の基板にはコモン電極1613が形成されており、表示電極1615とコモン電極1613との間に電圧を印加することにより、その間の液晶の状態が変化し、表示が変化する。TFT1614のゲートは走査バスライン1611に接続され、ソースとドレインはデータバスライン1612と表示電極1615に接続されている。走査バスライン1611に走査信号が印加された時にTFT1614がオン状態になり、データバスラインの電圧が表示電極1615に印加される。

【0003】1601は走査バスドライバであり、上記の走査バスライン1611に走査信号を印加する。1602はデータバスドライバであり、上記のデータバスライン1612に表示する階調に対応した階調電圧を印加する。1603は制御信号を発生する制御部であり、走査信号に対応する水平同期信号（Hsync）や垂直同期信号（Vsync）、クロック信号等を発生する。1604はコモン電圧出力部であり、液晶表示パネル1600の一方の基板に形成されたコモン電極1613にコモン電圧を印加する。

【0004】1605は階調電圧出力部であり、データバスライン1612に印加する階調段階と同数の種類の階調電圧を生成する。液晶には交互に逆極性の電圧を印加する必要があり、階調電圧出力部1605は制御部1603からの極性信号に従って逆極性の電圧を発生させ、データバスドライバ1602へ出力する。1607はパソコンであり、この液晶表示装置で表示する多階調表示データを発生し、ビデオ信号と同様のアナログ信号として出力する。1608はこのアナログ信号をデジタル信号に変換する画像アナログーデジタル（A／

D）変換部1608であり、ラッチ部1609は制御部1603からのクロック信号に応じて画像A／D変換部1608からのデジタル信号を取り込み、データバスドライバ1602に出力する。

【0005】パソコン1607からの画像信号は画像A／D変換部1608で多ビットのデジタルデータに変換された後、ラッチ部1609でラッチされ、更にデータバスドライバ1602は内部にもつ1水平ライン分のラッチ回路において、入力される画像データのラッチ場所をクロック信号に従ってシフトさせ、表示する1水平ライン分の画像データが完成すると内部にもつ別のラッチ回路に保持する。そして保持された各データバスライン毎の画像データに従って階調電圧出力部1605からの階調電圧を選択し、各データバスラインに印加する。この状態で走査バスラインのいづれかに走査信号が印加され、その走査バスラインに属する液晶セルに対応するデータバスラインの電圧が印加される。

【0006】コモン電極に印加するコモン電圧は、コモン反転方式と呼ばれるフィールドサイクル毎に交互に所定の二値の間で変化する場合と、一定の場合がある。図17はノーマリーホワイトの液晶パネルの場合を例として、これを説明するための図であり、図16の液晶表示装置における階調電圧とコモン電圧の変化例を示している。図17の（a）はコモン反転時を示し、図17の（b）はコモン一定時を示しており、どちらにおいても実線はコモン電圧を、破線は黒表示の階調電圧を、一点鎖線は白表示の階調電圧を示している。

【0007】図17の（a）に示すように、コモン反転時にはコモン電圧が図示のように変化するため、図16のコモン電圧出力部は制御部1603からの極性信号によってフィールド毎に電圧を変化させる。図17の（b）のようにコモン一定の場合には、通常コモン電極1613はアースに接続されるためコモン電圧出力部1604は必要としない。しかし後述するようにコモン一定の方式でも、本発明を適用して走査位置に応じてコモン電圧を変化させる時には、コモン電圧出力部1604は必要である。

【0008】いづれにしろ、液晶セルに印加される各階調電圧は、フィールド電圧変調法などの多階調駆動を目的とした駆動方法においてフィールド毎に変えることはあったが、第16図に示す構成からも判るように、その極性を無視して1フィールド内で見れば一定であった。コモン電圧にも同様なことが言える。

【0009】

【発明が解決しようとする課題】液晶は見る角度（視角）によって透過率特性が変化することが知られている。液晶パネル上の位置と視角を表現する方法として、図18に示すような方法が使用される。この方法は、液晶パネル1800上の位置を、その位置と中心Cを結ぶ

5

直線が右水平線となす角度 θ と、観察点Oとその位置を結ぶ直線が液晶パネル1800の鉛直線となす角度 ϕ で表わすものである。すなわち液晶パネル上の上下位置はそれぞれ、 $\theta_1 = 90^\circ$ と $\theta_2 = 270^\circ$ で表わされる。その時の視角 ϕ は、図示の通り観察点Oとパネルとの距離Lと、その位置のパネル中心Cとの距離Lによって次式のように表わされる。

【0010】

【数1】

$$\phi = \tan^{-1} H/L$$

【0011】図19は、ある液晶パネルにおける視角特性を示す図であり、垂直方向に対する特性と、視角 ϕ が 30° の時の上下位置における特性を示している。左右方向の位置に対する視角特性も問題ではあるが、上下方向に比べて影響が小さいため、ここでは上下方向のみを対象とする。図19より、同じ表示輝度を得るためには上側位置程大きな液晶セル印加電圧が必要であることがわかる。例えば上下位置の視角 ϕ が 30° となる位置から液晶パネルを見る時に、2.5Vの電圧を印加すると、上側の位置では白が表示され、中央は中間調が表示され、下側の位置では黒が表示されることになる。

【0012】上記のような視角特性の影響は、白黒の二値表示であれば白表示と黒表示で印加電圧の差を大きくすることにより防止できる。しかし階調表示を行なう場合には段階的に印加電圧を変化させる必要があり、上記のような視角特性に起因する表示輝度の変化のために、表示領域全面で正しい階調表示が観察できないという問題が生じていた。

【0013】本発明は上記問題点を鑑みてなされたものであり、アクティブマトリクス型液晶パネルで多階調表示をする時にも、全表示領域で正しい階調表示が観察できるような駆動回路の実現を目的とする。

【0014】

【課題を解決するための手段】図1は、本発明のアクティブマトリクス型液晶パネル用駆動回路の原理構成図である。図1において、10は本発明の駆動回路の駆動対象であるアクティブマトリクス型液晶パネルであり、走査バスラインに走査信号が印加された時にコモン電極に印加されるコモン電圧とデータバスラインに印加される階調電圧との差がその走査バスラインに属する液晶セルの電極間に印加される。1は走査バスドライバであり、液晶パネル10の走査バスラインに順次走査信号を印加する。2はデータバスドライバであり、液晶パネル10のデータバスラインに多階調を表わすデジタル入力データに対応した階調電圧を印加する。3は制御手段であり、走査バスドライバ1及びデータバスドライバ2及び印加電圧補正手段4に制御信号を供給する。

【0015】本発明の駆動回路は、上記の走査バスドライバ1と、データバスドライバ2と、制御手段3とを備えるが、上記目的に達成するため印加電圧補正手段4を

6

備える。印加電圧補正手段4は、液晶セルの電極間に印加される電圧を、走査バスラインの位置に応じて変化させる。印加電圧補正手段4は、階調電圧、又はコモン電圧、又はその両方を変化させることにより、液晶セルの電極間に印加される電圧を変化させる。

【0016】図5は、印加電圧補正手段4が階調電圧とコモン電圧の両方を変化させる時の印加電圧補正手段4の構成を示す図であり、請求項4及び5に対応する。請求項4に記載の駆動回路では、印加電圧補正手段が走査位置算出手段55と、階調電圧出力部56と、コモン電圧出力部57とを備える。階調電圧出力部56とコモン電圧出力部57は、図中に破線で示した部分である。走査位置算出手段55は走査バスラインのうち走査信号が印加される走査位置を算出する。階調電圧出力部56及びコモン電圧出力部57は、走査位置算出手段55の算出した走査位置に応じて、それぞれ階調電圧を補正した補正階調電圧とコモン電圧を補正した補正コモン電圧を出力する。

【0017】図5において、参照番号561から563及び571から573で示す部分は、それぞれ階調電圧出力部56とコモン電圧出力部57の第一の態様を示す請求項5に対応する図である。図示のように、階調電圧出力部56は、各階調の補正階調電圧を走査バスラインの位置毎にデジタルデータとして記憶した階調電圧補正データ記憶手段561と、補正階調電圧をアナログ信号に変換する階調D/A変換部562と、階調D/A変換部562の出力を図1のデータバスドライバ2に出力する階調電圧出力回路563とを備える。そしてコモン電圧出力部57は、補正コモン電圧を走査バスラインの位置毎にデジタルデータとして記憶したコモン電圧補正データ記憶手段571と、補正コモン電圧をアナログ信号に変換するコモンD/A変換部572と、その出力をコモン電極に出力するコモン電圧出力回路573とを備える。

【0018】請求項6から9は、請求項5に記載の駆動回路において、階調電圧出力部の回路構成を簡略化するための態様であり、図6から図9にそれぞれの基本構成を示す。図6に示す階調電圧出力部の第二の基本構成においては、階調電圧補正データ記憶手段661は一部の階調の補正階調電圧のみを記憶している。そして階調電圧出力部は、階調D/A変換部662と階調電圧出力回路663との間に抵抗分圧部664を備える。この抵抗分圧部664は、階調D/A変換部662から出力された補正階調電圧を抵抗分圧して全階調の補正階調電圧を生成する。

【0019】図7に示す階調電圧出力部の第三の基本構成においては、階調電圧補正データ記憶手段761は全階調の上位半分又は下位半分の補正階調電圧のみを記憶している。そして階調電圧出力部は、階調D/A変換部762と階調電圧出力回路763との間に反転部765

7

を備える。この反転部 7 6 5 は、階調 D/A 変換部 7 6 2 から出力された補正階調電圧を適当な基準電圧に対して極性を反転して、全階調の補正階調電圧を生成する。

【0020】図 8 に示す階調電圧出力部の第四の基本構成においては、階調電圧補正データ記憶手段 8 6 1 は全階調の上位半分又は下位半分のうちの一部の補正階調電圧のみを記憶している。そして階調電圧出力部は、階調 D/A 変換部 8 6 2 と階調電圧出力回路 8 6 3 との間に抵抗分圧部 8 6 6 と反転部 8 6 7 を備える。この抵抗分圧部 8 6 6 は、階調 D/A 変換部 8 6 2 から出力された補正階調電圧を抵抗分圧して、上位半分又は下位半分の補正階調電圧を生成する。そして反転部 8 6 7 が半分の補正階調電圧をある基準電圧に対して反転して、全階調の補正階調電圧を生成する。

【0021】図 9 に示す階調電圧出力部の第五の基本構成においては、階調電圧補正データ記憶手段 9 6 1 は全階調の上位半分又は下位半分のうちの一部の補正階調電圧のみを記憶している。そして階調電圧出力部は、階調 D/A 変換部 9 6 2 と階調電圧出力回路 9 6 3 との間に反転部 9 6 8 と抵抗分圧部 9 6 9 を備える。反転部 9 6 8 は階調 D/A 変換部 9 6 2 から出力された補正階調電圧をある基準電圧に対して反転して、一部ではあるが全階調範囲の補正階調電圧を生成する。抵抗分圧部 9 6 9 は、この補正階調電圧を抵抗分圧して全階調の補正階調電圧を生成する。

【0022】

【作用】液晶パネルは視角特性を有するが、視点が液晶パネルの中心の鉛直線上にあるとして、上下方向の位置で所定の黒表示、中間調表示、及び白表示を行なうのに必要な液晶セル印加電圧の変化を示したのが図 2 のグラフである。図 2 の横軸は上下位置に対応する視角であり、右側が上側位置であり、左側が下側位置である。視角の変化にかかわらず正確な階調表示を行なうためには、画面の上下位置に応じて図 2 のグラフに従って液晶セル印加電圧を補正すればよい。

【0023】そこで、図 1 の印加電圧補正手段 4 は図 2 のグラフに従って走査バスラインの走査位置に応じて液晶セルの電極間への印加電圧を補正する。これにより液晶パネルの全面で正確な階調表示の観察が可能になる。液晶セルへの印加電圧の変化は、データバスラインに印加する階調電圧、又はコモン電圧、又はその両方を変化させることにより実現できる。図 3 は、コモン電極をアースに接続し、コモン電圧が 0 V で常に一定とした時の視角に対する階調電圧の変化を示している。図 3 では黒表示と白表示、更に一種類の間調表示の時の階調電圧の変化のみを示しているが、他の中間調に対する階調電圧も同様である。従って、印加電圧補正手段 4 は図 3 のグラフに従って走査バスラインの位置毎に階調電圧を変化させて補正する。

【0024】図 4 は、階調電圧とコモン電圧の両方を補

8

正する時の補正電圧の変化例を示している。印加電圧補正手段 4 は図 4 のグラフに従って階調電圧とコモン電圧を補正する。補正を行なうためには図 3 及び図 4 に示すような各階調電圧及びコモン電圧の走査バスラインの位置毎の補正データは記憶しておく必要がある。図 5 に示した請求項 5 に記載の印加電圧補正手段では、走査バスラインの各位置における補正階調電圧と補正コモン電圧をデジタルデータとして、階調電圧補正データ記憶手段 5 6 1 とコモン電圧補正データ記憶手段 5 7 1 に記憶しておき、走査位置算出手段 5 5 で算出した走査位置に応じて補正データを読み出し、アナログ信号に変換した後出力している。

【0025】しかし階調段階が多い場合には、走査バスラインに応じた補正階調電圧を全階調にわたって記憶したのでは、そのデータ量は膨大になり、大容量のメモリが必要になる。そこで記憶する補正階調電圧のデータ量を低減するようにした階調電圧出力部の態様が請求項 6 から 9 に示すものであり、その基本構成を示したのが図 6 から図 9 である。

【0026】請求項 6 に示す態様では、一部の補正階調電圧のみを記憶しておき、記憶されていない分については、読み出された補正階調電圧をアナログ信号に変換した後抵抗分圧によって生成する。請求項 7 に示す態様では、全階調のうち上位半分又は下位半分の補正階調電圧のみを記憶しておき、記憶されていない側の分については、読み出された補正階調電圧をアナログ信号に変換した後、ある基準電圧に対して反転することによって生成する。

【0027】請求項 8 と請求項 9 に示す態様では、全階調の上位半分又は下位半分のうちの更に一部の補正階調電圧のみを記憶しておく。そして請求項 8 の態様では、まず抵抗分圧した後に反転して全階調の補正データを生ずる。請求項 9 の態様では、逆に反転した後抵抗分圧する。白表示と黒表示の時の液晶セルへの印加電圧値は、走査バスラインの位置によって変化する。しかしそれぞれの位置において、各階調段階に相当する印加電圧の段階はほぼ一定の比率で変化するため、請求項 6 から 9 の態様のようにして途中の階調電圧を生成しても、充分良好な階調表示が可能である。

【0028】

【実施例】以下の実施例で説明するアクティブマトリクス型液晶装置の駆動回路は、図 1 6 に示す構成と同一の構成を有しており、階調電圧出力部 1 6 0 5 及びコモン電圧出力部 1 6 0 4 が従来と異なる。そのため以下の説明においては、この部分のみについて説明する。

【0029】図 1 0 は、図 5 の基本構成に対応する実施例の構成図であり、アクティブマトリクス型液晶パネルのデータバスラインの駆動に 8 階調のデジタルデータバスドライバを用いてコモン反転駆動する駆動回路を示している。図 1 0 において、1 0 5 は走査位置算出用の

カウンタであり、垂直同期信号 (V_{sync}) により適当な初期値を読み込み、水平同期信号 (H_{sync}) をクロック信号として動作する。例えば液晶パネルが640ドット×480ラインのパネルであれば、9ビット出力のカウンタである。

【0030】1061は1061-0から1061-7までの8個のメモリで構成される補正データ記憶部であり、各メモリには対応する階調の補正電圧値 V_0 から V_7 が走査バスライン毎に記憶されている。カウンタ105からの走査位置を表わす位置データをアドレスに入力することにより、その位置での補正階調電圧 V_0 から V_7 が出力される。従って、もし640ドット×480ラインのパネルであれば、補正データ記憶部1061の各メモリは、9ビットアドレスのメモリである。

【0031】1062は補正データ記憶部1061から出力された各補正階調電圧 V_0 から V_7 をアナログ信号に変換するディジタル／アナログ変換部であり、8個のD/Aコンバータから構成される。1063はD/A変換部1062から出力されたアナログ信号をデータバスドライバに出力するための出力回路であり、8個の部分出力回路で構成される。各部分出力回路は、オペ (OP) アンプの反転増幅回路又は非反転増幅回路である。

【0032】1071から1073は、コモン電圧を生成する部分であり、階調電圧生成部と類似の構成を有する。すなわち、1071はコモン補正電圧 V_c を記憶するメモリであり、その出力はD/Aコンバータ1072でアナログ信号に変換された後、OPアンプによる出力回路1073を介して液晶パネルのコモン電極に印加される。

【0033】以上のように走査バスラインの走査位置に応じて、階調電圧及びコモン電圧が変化され、液晶パネルに印加される。図10からも明らかなように第一実施例においては、8階調の補正階調電圧を記憶するため、9ビットアドレスのメモリ1061-0から1061-7が8個設けられている。しかし8個のメモリを備えるのは空間的、コスト的に好ましくない。そこでメモリの数を減少させた実施例を以下に示す。

【0034】図11は、第一実施例における階調電圧出力部のメモリを減少させた第二実施例の構成を示す図であり、階調電圧出力部のみを示す。なお以下の実施例においても同様に、階調電圧出力部のみを示す。図11に示すように、第二実施例においては8階調の補正階調電圧のうち、1番目と8番目の電圧 V_0 と V_7 のみをメモリ1161-0と1161-7に記憶する。メモリ1161-0と1161-7の出力はD/Aコンバータ1162-0と1162-7によってアナログ信号に変換され、OPアンプによる増幅回路1180-0と1180-7に入力される。増幅回路1180-0と1180-7の出力は直列に接続された抵抗で構成される分圧器1164の両端に印加される。分圧器1164は、1番目

と8番目の階調電圧が印加されると途中の階調電圧を生成するように各抵抗値が定められており、8階調すべての階調電圧が生成される。このようにして生成された全階調の階調電圧 V_0 から V_7 は出力回路1163を介してデータバスドライバに出力される。

【0035】第三実施例の構成を図12に示す。図示のように、この実施例では、全階調のうち1番目から4番目までの階調の補正階調電圧 V_0 から V_3 を補正データ記憶部1261に記憶しておく。そしてD/A変換部1262でアナログ信号に変換した後、増幅部1280に入力する。そして反転部1265で、増幅部1280の出力を所定の基準電圧に対して反転し、残りの5番目から8番目の階調の補正電圧 V_4 から V_7 を生成し、出力回路1263から出力する。

【0036】第三実施例における非反転及び反転増幅器の例を図13の(a)と(b)に示す。これらはOPアンプを用いた通常の非反転増幅器と反転増幅器である。

(a)の非反転増幅器では入力電圧に等しい出力電圧が得られる。(b)の反転増幅器ではOPアンプのプラス(+)入力端子の電圧レベルを設定することにより、この設定値に対して反転した出力が得られる。この非反転及び反転増幅器は他の実施例でも使用される。

【0037】第四実施例の構成を図14に示す。ここでは1番目と4番目の階調の補正階調電圧 V_0 と V_3 を補正データ記憶部1461に記憶しておき、その出力をD/A変換部1462でアナログ信号に変換する。その出力を増幅部1480で増幅した後、分圧部1466で抵抗分圧して2番目と3番目の補正階調電圧 V_1 と V_2 を生成する。このようにして生成された V_0 から V_3 を増幅部1481を通した後、反転部1467で反転して V_4 から V_7 を生成し、出力回路1463から出力する。

【0038】第五実施例の構成を図15に示す。ここでは1番目の階調の補正階調電圧のみをメモリ1561に記憶しておき、その出力をD/Aコンバータ1562でアナログ信号に変換する。そのアナログ信号を非反転増幅器1580を通した後、非反転増幅器1568-1と反転増幅器1568-2に入力し、 V_0 と V_7 を生成することにより、 V_1 から V_6 を生成し、出力回路1563から出力する。

【0039】図15を図10と比べれば、補正階調電圧を記憶するメモリは、図10の構成では全階調分の8個必要であったが、図15の構成であれば1個でよいことがわかる。

【0040】

【発明の効果】以上説明したように、本発明によればアクティブマトリクス型液晶パネルのデータバスラインの駆動にディジタルデータドライバを用いた駆動において、走査ライン毎に液晶セルに印加される階調電圧とコモン電圧を変えて、視角特性などの様な、表示領域内の

位置で輝度変化が見られるような欠点の解決に効果を奏し、また、コモン電圧をも調整する事でデジタルデータドライバの耐圧をあげることなく補正可能な視角範囲が広がる。また、各実施例で示したメモリやD/Aコンバータを減らす工夫は比較的高価なD/Aコンバータを減らし、低価格化に効果がある。

【0041】これらの事により、本発明によれば画像表示画面全面で、視角特性による輝度変化がなく、正しい階調表示が得られる。

【図面の簡単な説明】

【図1】本発明のアクティブマトリクス型液晶パネル用駆動回路の原理構成を示す図である。

【図2】視角による輝度変化を補正するための液晶セル印加電圧の例を示す図である。

【図3】コモン電圧を一定(0V)とした時の補正階調電圧の変化の例を示す図である。

【図4】階調電圧とコモン電圧の両方を補正する時の補正電圧の変化例を示す図である。

【図5】本発明の印加電圧補正手段の第一の基本構成を示す図である。

【図6】階調電圧出力部の第二の基本構成を示す図である。

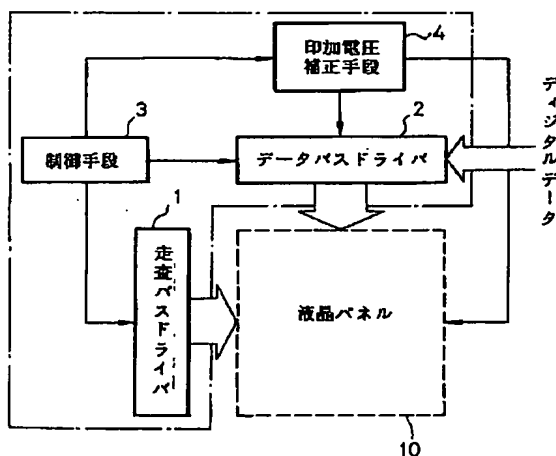
【図7】階調電圧出力部の第三の基本構成を示す図である。

【図8】階調電圧出力部の第四の基本構成を示す図である。

【図9】階調電圧出力部の第五の基本構成を示す図である。

【図1】

本発明の原理構成図



る。

【図10】第一実施例における印加電圧出力部の構成を示す図である。

【図11】第二実施例における階調電圧出力部の構成を示す図である。

【図12】第三実施例における階調電圧出力部の構成を示す図である。

【図13】第三実施例における非反転・反転増幅器の例を示す図である。

10 【図14】第四実施例における階調電圧出力部の構成を示す図である。

【図15】第五実施例における階調電圧出力部の構成を示す図である。

【図16】従来のアクティブマトリクス型液晶表示装置の構成を示す図である。

【図17】図16の液晶表示装置における印加電圧の例を示す図である。

【図18】パネル上の位置と視角の表現方法を示す図である。

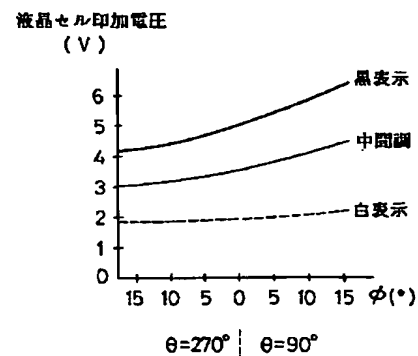
20 【図19】液晶パネルの視角特性の例を示す図である。

【符号の説明】

- 1…走査バスドライバ
- 2…データバスドライバ
- 3…制御手段
- 4…印加電圧補正手段
- 10…液晶パネル

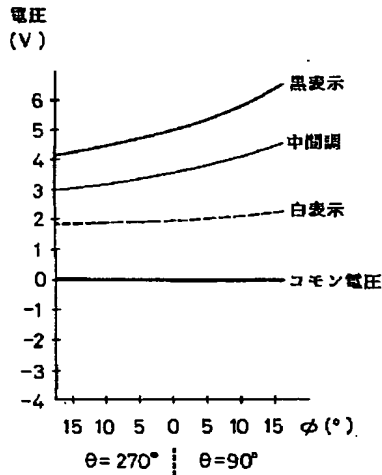
【図2】

視角による輝度変化を補正するための液晶セル印加電圧



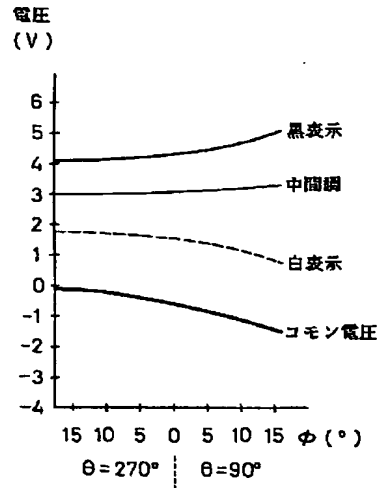
【図3】

コモン電圧を一定(0V)とした時の補正
階調電圧の変化



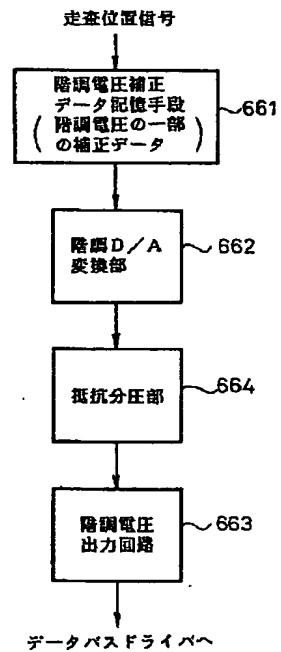
【図4】

階調電圧とコモン電圧の両方を補正する時の
補正電圧の変化例



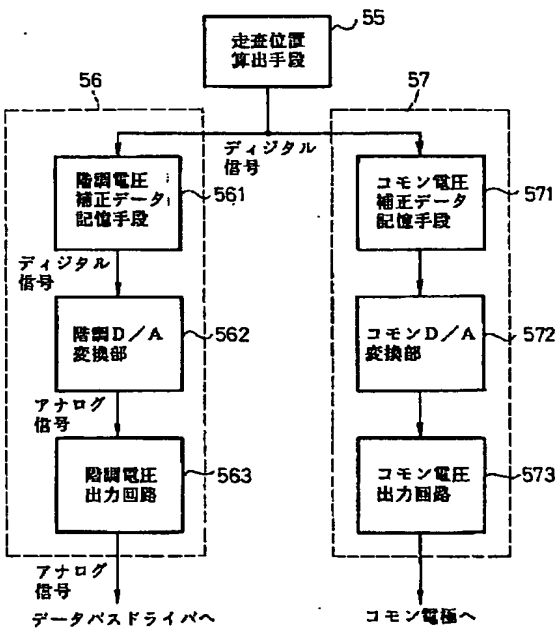
【図6】

階調電圧出力部の第二の基本構成



【図5】

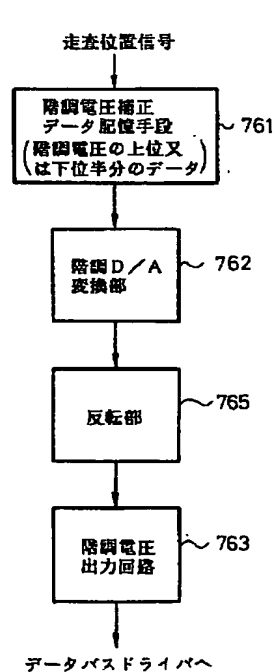
本発明の印加電圧補正手段の第一の基本構成



56…階調電圧出力部
57…コモン電圧出力部

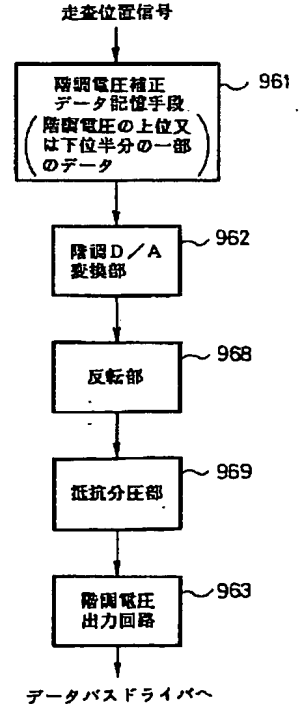
【図7】

階調電圧出力部の第三の基本構成



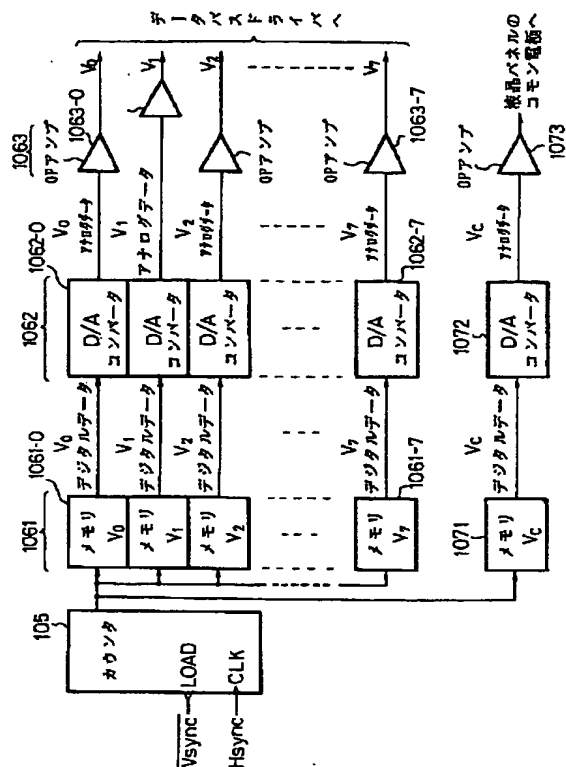
【図9】

階調電圧出力部の第五の基本構成



【図 10】

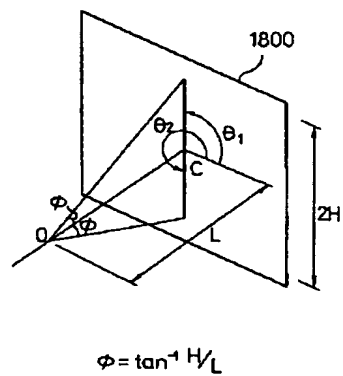
第1実施例における印加電圧出力部の構成



【图 18】

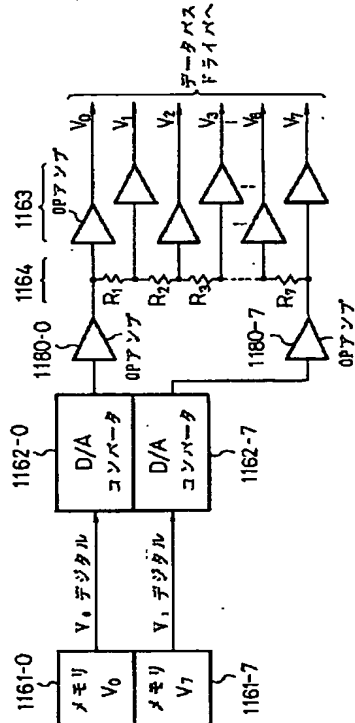
パネル上の位置と視角の表現方法

非反転


$$\phi = \tan^{-1} H/L$$

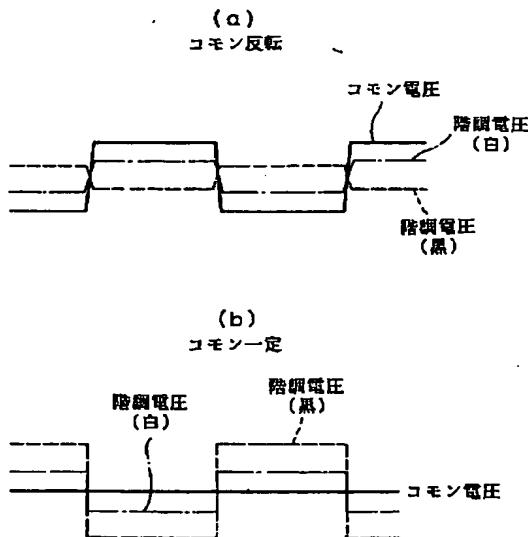
【図11】

第二実施例における階調電圧出力部の構成



【図17】

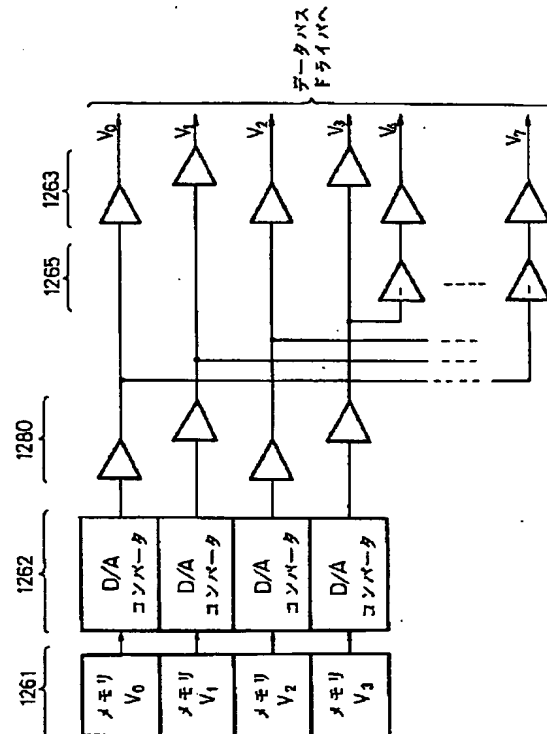
図16の液晶表示装置における印加電圧の例



※ノーマリーホワイトの液晶表示パネル

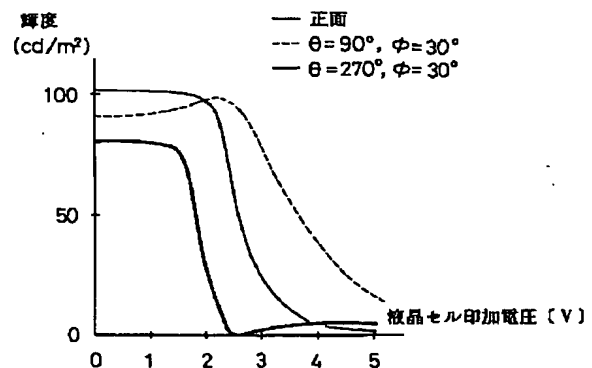
【図12】

第三実施例における階調電圧出力部の構成



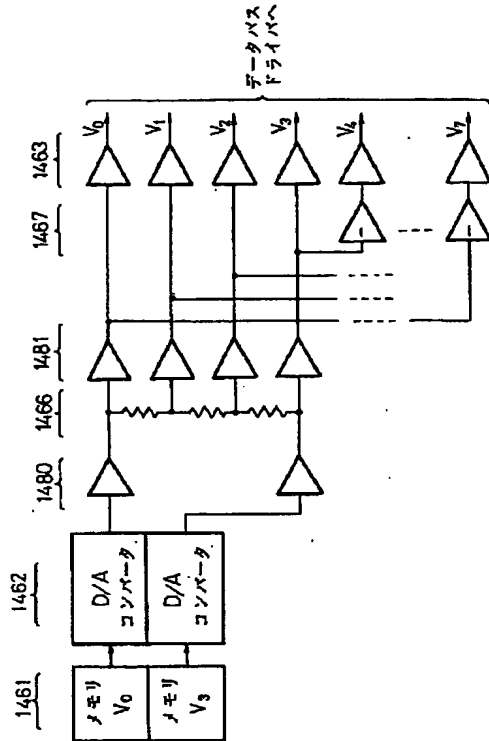
【図19】

液晶パネルの視角特性



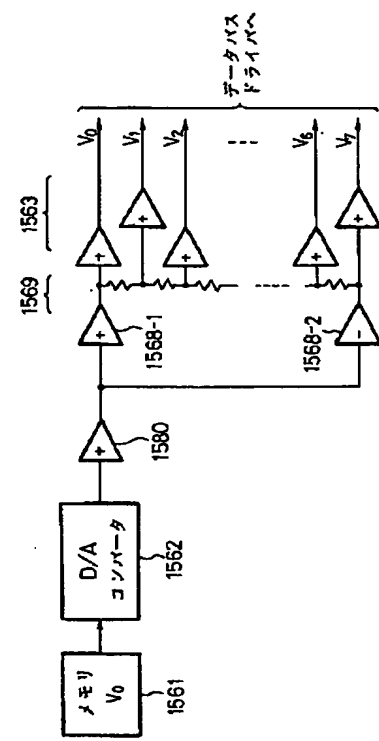
【図14】

第四実施例における階調電圧出力部の構成



【図15】

第五実施例における階調電圧出力部の構成



【図16】

従来のアクティブマトリクス液晶表示装置の構成

